

Ver 1.2

辐射加固 5V 四路差分线接收器

产品型号：**YK26C32RH**

元坤芯片事业部

联系人：刘先生（13621148533）

www.ic112.com / www.777ic.com

目 录

一、产品概述	1
1.1 产品特点	1
1.2 产品用途及应用范围	1
1.3 免责声明	1
二、产品工作条件	2
2.1 绝对最大额定值	2
2.2 推荐工作条件	2
2.3 热特性参数	2
三、封装及引出端说明	3
3.1 引出端排列	3
3.2 引脚信号描述	3
3.3 外形尺寸说明	4
四、产品功能	7
五、产品电特性	7
六、典型应用	9
七、应用注意事项	10
7.1 产品应用说明	10
7.2 产品防护	10
7.2.1 电装及防护措施	10
7.2.2 包装	10
7.2.3 运输和贮存	11
附录 1 对应替代国外产品情况	12

一、产品概述

1.1 产品特点

- 兼容 EIA RS-422 的差分输入
- 兼容 Intersil 公司 HS-26C32RH-Q
- 5V 工作电压
- 低的静态电流
- 环境指标：
抗电离总剂量：100K Rad (Si)
单粒子门锁阈值：75 MeV·cm²/mg
- 封装形式
FP16(YK26C32CERHF)
DIP16(YK26C32CERHD)
- 抗静电能力
(HBM)≥2000V

1.2 产品用途及应用范围

YK26C32CERH是一款辐射加固5V四通道差分线接收器，接收RS-422差分电平信号，输出5V CMOS数字信号。接口电平满足TIA/EIA-422B协议规范。器件PIN口兼容Intersil公司HS-26C32RH。

1.3 免责声明

本手册版权归元坤芯片事业部所有，并保留一切权利。未经书面许可，任何单位、组织和个人不得将此文档中的任何部分公开、转载或以其他方式散发给第三方，否则将追究其法律责任。

本手册版本将不定期更新，请在使用本产品之前联系本单位销售部门获取本手册的最新版本。

用户因未严格按本手册要求保存、使用本产品，致使产品工作异常或损坏，造成任何直接或间接损失，本单位不承担任何责任。

除本手册说明之外，请勿接受第三方指导或参考第三方资料对本产品进行操作，用户对

本手册有疑问之处请与本单位销售部门联系。

二、产品工作条件

2.1 绝对最大额定值

参数名称	参数符号	参数值	单位
电源电压	V_{DD}	-0.5 ~ +7.0	V
差分输入电压	-	± 12	V
共模输入电压范围	V_{CM}	± 12	V
使能端输入电压	V_{IN}	-0.5V ~ $V_{DD} + 0.5V$	
贮存温度	T_{stg}	-65 ~ +150	°C
引线焊接温度	TH	260	°C
结温	TJ	150	°C

2.2 推荐工作条件

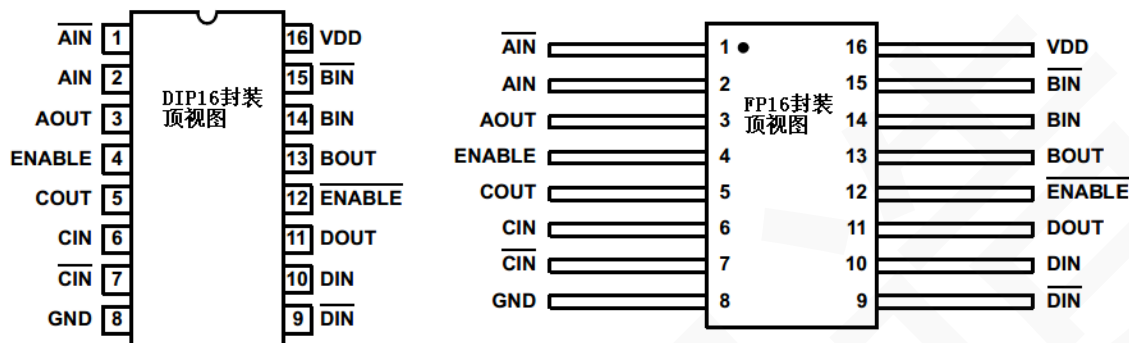
参数名称	参数符号	参数值	单位
电源电压	V_{DD}	4.5 ~ 5.5	V
共模输入电压范围	V_{CM}	± 7	V
输入高电平电压	V_{IH}	$V_{DD} \sim 0.7V_{DD}$	V
输入低电平电压	V_{IL}	$0 \sim 0.3V_{DD}$	V
工作温度范围	TA	-55 ~ +125	°C

2.3 热特性参数

参数名称	参数符号	参数值	单位
16引线陶瓷双列 (DIP16)	Rth(j-c)	26	°C/W
16引线陶瓷扁平 (FP16)	Rth(j-a)	28	°C/W

三、封装及引出端说明

3.1 引出端排列



引出端	管脚号	信号名称	功能描述	引出端	管脚号	信号名称	功能描述
1	IN	\overline{AIN}	第一路负输入	9	IN	\overline{DIN}	第四路负输入
2	IN	AIN	第一路正输入	10	IN	DIN	第四路正输入
3	OUT	AOUT	第一路输出	11	OUT	DOUT	第四路输出
4	IN	ENABLE	高有效使能	12	IN	\overline{ENABLE}	低有效使能
5	OUT	COUT	第三路输出	13	OUT	BOUT	第二路输出
6	IN	CIN	第三路正输入	14	IN	BIN	第二路正输入
7	IN	\overline{CIN}	第三路负输入	15	IN	\overline{BIN}	第二路负输入
8	IN	GND	地	16	IN	VDD	电源

3.2 引脚信号描述

引脚符号	功能描述
\overline{AIN}	第一路负输入
AIN	第一路正输入
AOUT	第一路输出
ENABLE	高有效使能
COUT	第三路输出
CIN	第三路正输入
\overline{CIN}	第三路负输入
GND	地
\overline{DIN}	第四路负输入
DIN	第四路正输入
DOUT	第四路输出

\overline{ENABLE}	低有效使能
BOUT	第二路输出
BIN	第二路正输入
\overline{BIN}	第二路负输入
VDD	5V电源

3.3 外形尺寸说明

YK26C32CERH型辐射加固5V四路差分线接收器采用DIP16和FP16两种陶瓷封装，FP16封装的产品打标标识为YK26C32CERHF；DIP16封装的产品打标标识为YK26C32CERHD。外形尺寸按GB/T7092的规定，FP16外形尺寸如图3-1所示，具体尺寸见表3-1；FP16成型尺寸如图3-2所示，具体尺寸见表3-2；DIP16外形尺寸如图3-3所示，具体尺寸见表3-3。

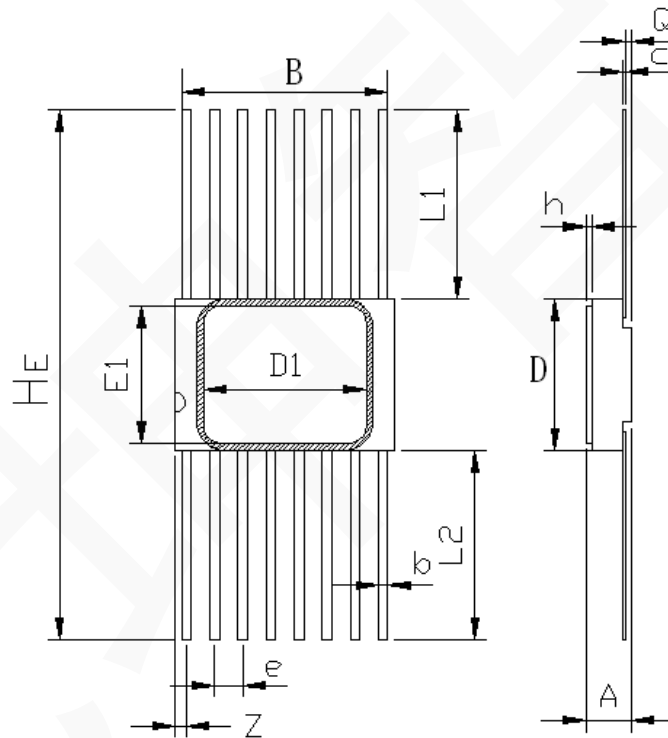


图 3-1 FP16 外壳尺寸示意图

表 3-1 FP16 外形尺寸

单位：毫米

尺寸符号	数 值		
	最 小	公 称	最 大
A	1.60	—	2.50
B	8.94	—	9.69
b	0.25	—	0.54
c	0.07	—	0.20
D	6.55	—	7.25
e	—	1.27	—
He	18.76	19.41	20.06
Q	0.13	—	0.90
L1	5.75	—	6.75
L2	5.75	—	6.75
Z	—	—	1.27
D1	—	7.366	—
E1	—	6.223	—
h	0.22	—	0.28

注：表中未标注公差按GB/T 1804表1中C的要求执行。

YK26C32CERH推荐FP16成型及成型尺寸见3-2和图3-2。

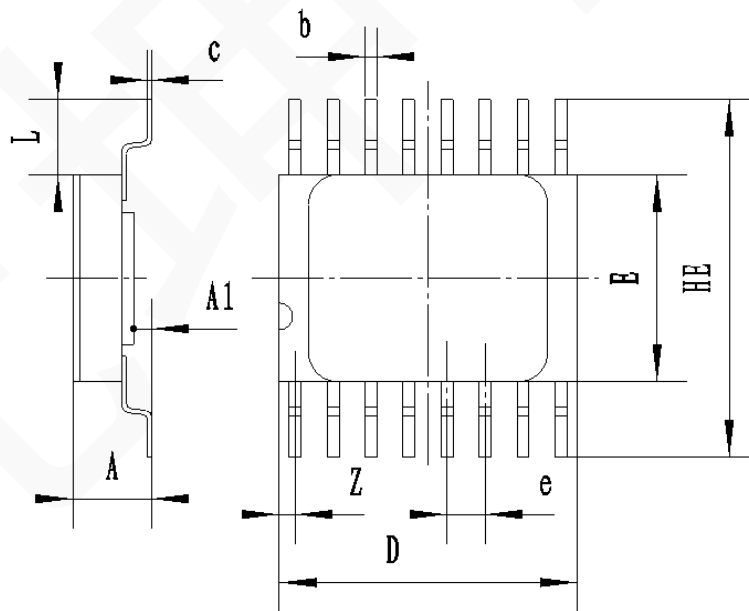


图 3-2 FP16 成型尺寸示意图

表 3-2 FP16 成型尺寸

单位：毫米

尺寸符号	数值		
	最小	公称	最大
A	2.3		3.2
A1	0.5	0.75	1.01
b		0.43	
c		0.13	
e		1.27	
Z		0.53	
D		9.96	
E	6.76	6.91	7.06
HE	11.76	12.91	14.06
L	2.5	3	3.5

YK26C32CERH 的DIP16外形及外形尺寸见3-3和图3-3。

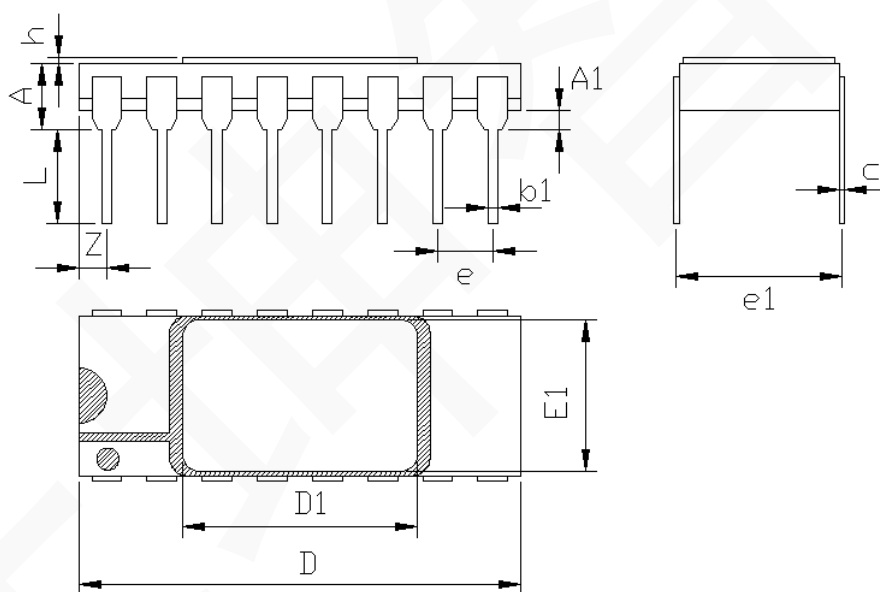


图 3-3 DIP16 外壳尺寸示意图

表 3-3 DIP16 外形尺寸

单位：毫米

尺寸符号	数值		
	最小	公称	最大
D	20.00	—	20.58
D1	—	10.795	—
E1	—	6.985	—
h	0.22	—	0.28

e1	——	7.62	——
e	——	2.54	——
c	0.20	——	0.36
Z	——	——	2.54
A	——	——	5.1
A1	0.51	——	——
b1	0.35	——	0.59
L	2.54	——	5.0

四、产品功能

YK26C32CERH是RS-422差分电平接收器，由四个数据通路和使能控制模块组成，四个数据通路将接收的RS-422差分输入信号转换为5V CMOS数字信号输出。器件逻辑真值表见表4-1，器件逻辑框图见图4-1。

表 4-1 器件功能真值表

ENABLE	\overline{ENABLE}	Input	Output
L	H	X	Z
所有其他的使能组合输入方式		$V_{ID} \geq V_{Th} (Max)$	H
		$V_{ID} \leq V_{Th} (Min)$	L
		Open	H

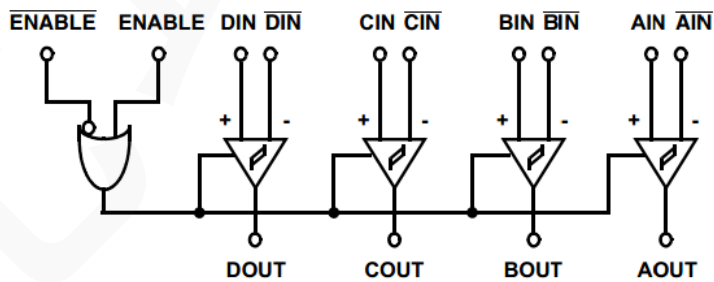


图 4-1 器件电路原理图

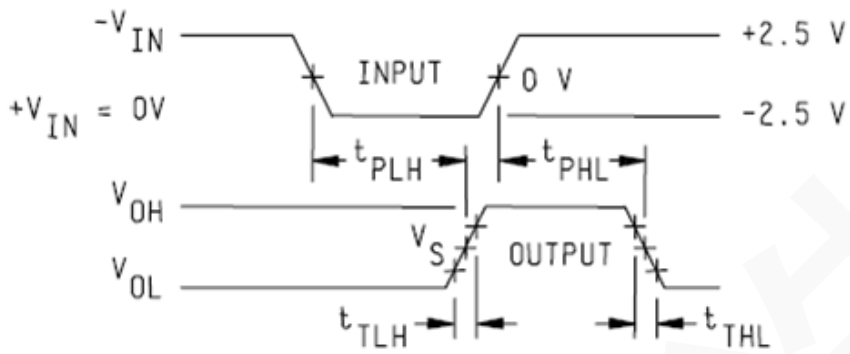
五、产品电特性

除另有规定外，电特性应按表5-1的规定，并适用于全温度范围，交流参数波形图见图5-1和图5-2所示。

表 5-1 YK26C32CERH 电特性

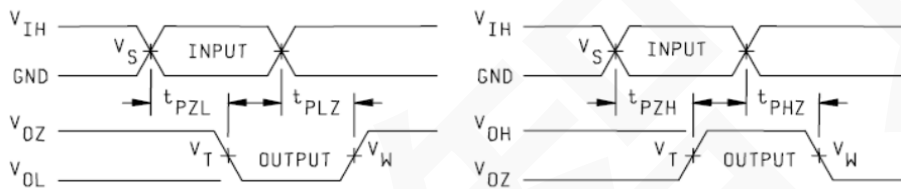
参数名称	参数符号	测试条件（除另有规定外， $V_{DD}=5V, GND=0V,$ $-55^{\circ}C \leq T_A \leq 25^{\circ}C$ ）	参数值		单位			
			最小值	最大值				
输出高电平	V_{OH}	$V_{DD}=4.5V, V_{DIFF}=1.0V, I_O=-6mA$	4.1	-	V			
输出低电平	V_{OL}	$V_{DD}=4.5V, V_{DIFF}=-1.0V, I_O=6mA$	-	0.4	V			
差分输入阈值	V_{TH}	$V_{DD}=4.5V, -7V < V_{CM} < 7V$	-400	+400	mV			
使能端输入高电平	V_{IH}	$V_{DD}=4.5V, 5.5V$	$0.7V_{DD}$	-	V			
使能端输入低电平	V_{IL}	$V_{DD}=4.5V, 5.5V$	-	$0.3V_{DD}$	V			
静态电源电流	I_{DDBS}	$V_{DD}=5.5V, V_{DIFF}=1.0V, Outputs=open$	-	25	mA			
使能端钳位电压	V_{IC}	-1mA	-1.5	-	V			
		1mA	-	1.5	V			
输入滞回 ^a	V_{HYST}		20	100	mV			
输入阻抗	R_{IN}	$-7V \leq V_{CM} \leq 7V$	4	20	k Ω			
输入电容 ^b	C_{IN}	V_{DD} 开路, $f = 1MHz$	—	12	pF			
输出电容 ^b	C_{OUT}	V_{DD} 开路, $f = 1MHz$	—	12	pF			
失效保护	F_{SAFE}	数据正负输入端均开路, 输出应为高电平	4.1	-	V			
功能	FT		10		Mbps			
传输延迟	t_{PLH}	$V_{DD}=4.5V$	6	40	ns			
	t_{PHL}							
三态延迟	t_{PZH}		3	18	ns			
	t_{PZL}							
	t_{PLZ}					6	29	ns
	t_{PHZ}							
输出上升/下降时间	t_{THL}		2	12	ns			
	t_{TLH}							

a. 设计保证，机台测试时不测此项。
b. C_{IN} C_{OUT} 仅在初始鉴定、设计或工艺更改时进行，样本大小（接收数）指器件引线数。



注: $V_{DD}=4.5V$ $GND=0V$ $V_S=50\%$

图 5-1 传输延时波形示意图



注: $V_{DD}=4.5V$ $V_{IH}=4.5V$ $V_S=50\%$ $V_T=50\%$ $V_W=V_{OL}+0.5V$ 注: $V_{DD}=4.5V$ $V_{IH}=4.5V$ $V_S=50\%$ $V_T=50\%$ $V_W=V_{OH}-0.5V$

图 5-2 三态延时波形示意图

六、典型应用

YK26C32CERH接收器普遍的应用是在简单的点对点传输中，与驱动器YK26C31CERH配对使用于有较快速度、长距离传输的系统间。接收器通过平衡介质（比如标准双绞线、并行电缆）与发送器连接。RS-422在尽量靠近接收器的位置需要一端接电阻，其阻值约等于传输电缆的特性阻抗，以匹配传输介质减小信号反射。

七、应用注意事项

7.1 产品应用说明

YK26C32CERH电路的差分输入端口具有失效保护功能，当输入浮空时保证输出为高电平，但为提高器件抗噪声能力，建议未使用端不要悬空，以免外部干扰破坏正常的逻辑关系，推荐使用 $1K\Omega$ 以上的上拉或下拉电阻。

YK26C32CERH电路的任意差分输入端口到电源端都存在 $10K\Omega$ 左右的电阻，当电源掉电后，RS-422总线会通过此电阻往电源端灌入电流。在最差条件下（所有差分输入端均为高电平），电源电压会被抬升到 $300mV$ 左右，此时YK26C32CERH电路的输出保持高阻态。

YK26C32CERH电路的上电次序：先加电源，后加除差分输入端口外的输入信号，断电时顺序相反。

7.2 产品防护

7.2.1 电装及防护措施

器件应采取防静电措施进行操作。推荐下列操作措施：

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能直接用手触摸器件引线，应佩戴防静电指套和腕带；
- d) 器件应存放在防静电材料制成的容器中；
- e) 生产、测试、使用及流转过程工作区域内应避免使用能引起静电的塑料、橡胶或丝织物；
- f) 相对湿度应尽可能保持在 $20\% \sim 70\%$ 。

7.2.2 包装

器件包装应至少满足以下要求：

- a) 由无腐蚀的材料制成；
- b) 具有足够的强度，能够经得起搬运过程中的震动和冲击；
- c) 用防静电材料涂敷过或浸渍过，具备足够的抗静电能力；

- d) 能够牢固的把所装器件支撑在一定的位置；
- e) 能保持器件引线不发生变形；
- f) 没有锋利的棱角；
- g) 能安全容易的移动、检查和替换器件；
- h) 一般不使用聚氯乙烯、氯丁橡胶、乙烯树脂和聚硫化物等材料，也不允许使用有硫、盐、酸、碱等腐蚀成分的材料，使用具有低放气指数、低尘粒脱落的材料制造为宜。

7.2.3 运输和贮存

器件在运输和贮存过程中，至少应满足以下要求：

- a) 运输：在避免雨、雪直接影响的条件下，装有产品的包装箱可以用任何运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。
- b) 贮存：包装好的产品应贮存在环境温度为 $15^{\circ}\text{C}\sim 25^{\circ}\text{C}$ ，相对湿度不大于 $25\%\sim 65\%$ ，周围没有酸、碱或其它腐蚀性气体且通风良好的库房里。

附录 1 对应替代国外产品情况

替代国外型号：HS-26C32RH		国外生产商：intersil	
对比项	国内产品	国外产品	差异性、兼容性分析
电源电压	$5.0V \leq V_{DD} \leq 5.5V$	$5.0V \leq V_{DD} \leq 5.5V$	一致
差分输入阈值	± 400	± 400	一致
输出高电平	≥ 4.1	≥ 4.1	一致
输出低电平	≤ 0.4	≤ 0.4	一致
传输延迟	6ns~40ns	6ns~40ns	一致
工作温度范围	$-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$	$-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$	一致
抗辐照总剂量	$\geq 100\text{kRad(Si)}$	$\geq 300\text{kRad(Si)}$	差异
单粒子锁定	LET 阈值 $\geq 75\text{MeV}\cdot\text{cm}^2/\text{mg}$	LET 阈值 $\geq 100\text{MeV}\cdot\text{cm}^2/\text{mg}$	差异
封装形式	FP16/DIP16	FP16/DIP16	一致

YK26C32CERH 兼容 intersil 公司的 HS-26C32RH, 对 YK26C32CERH 详细规范 (Q/Zt 20453-2015) 与 HS-26C32RH 手册及美军标 (5962-95689) 电性能测试项目和测试条件进行对比, 除了辐照指标与国外产品存在差异外, 美军标规定电参数 24 项均与详细规范一致, 关键参数对比结果见表附 1-1)。

附 1-1 YK26C32CERH 详细规范和 HS-26C32RH 美军标电参对比表

参数	符号	条件 (除非另有规定, $-55^{\circ}\text{C} \leq T_A \leq 125^{\circ}\text{C}$, $4.5\text{V} \leq V_{DD} \leq 5.5\text{V}$)	极限值				单位	A 分组
			B26C32CERH		5962-95689			
			最小	最大	最小	最大		
输出高电平电压	V_{OH}	$I_{OH} = -6\text{mA}$, $V_{DD} = 4.5\text{V}$, $V_{DIFF} = 1.0\text{V}$	4.1	—	4.1	—	V	1,2,3
输出低电平电压	V_{OL}	$I_{OL} = 2\text{mA}$, $V_{DD} = 4.5\text{V}$	—	0.4	—	0.4	V	1,2,3
差分输入阈值	V_{TH}	$V_{DD} = V_{IH} = 4.5\text{V}$, $-7\text{V} < V_{CM} < 7\text{V}$	-400	400	-400	400	mV	1,2,3
使能输入高电平	V_{IH}	$V_{DD} = 4.5\text{V}$ 、 5.5V	$0.7V_{DD}$	—	$0.7V_{DD}$	—	V	1,2,3
使能输入低电平	V_{IL}	$V_{DD} = 4.5\text{V}$ 、 5.5V	—	$0.3V_{DD}$	—	$0.3V_{DD}$	V	1,2,3
差分输入高电流	I_{INH}	$V_{DD} = 5.5\text{V}$, $V_+ = 10\text{V}$, $V_- = 0\text{V}$ 和 $V_+ = 0\text{V}$, $V_- = 10\text{V}$	—	1.8	—	1.8	mA	1,2,3
差分输入低电流	I_{INL}	$V_{DD} = 5.5\text{V}$, $V_+ = 10\text{V}$, $V_- = 0\text{V}$ 和 $V_+ = 0\text{V}$, $V_- = 10\text{V}$	-2.7	—	-2.7	—	mA	1,2,3
使能输入漏电流	I_{IN}	$V_{DD} = 5.5\text{V}$, $V_{IN} = 0\text{V}$, 5.5V	-1.0	1.0	-1.0	1.0	μA	1,2,3
三态输出漏电流	I_{OZ}	$V_{DD} = 5.5\text{V}$, $V_O = V_{DD}$ 或 GND	-5.0	5.0	-5.0	5.0	μA	1,2,3
静态电源电流	I_{DDSB}	$V_{DD} = 5.5\text{V}$, $V_{DIFF} = 1.0\text{V}$, 输出开路	—	25	—	25	mA	1,2,3
使能钳位电压	V_{IC}	在 -1mA , $V_{DD} = \text{GND} = 0\text{V}$	-1.5	—	-1.5	—	V	1,2,3

		在+1mA, $V_{DD}=GND=0V$	—	-1.5	—	-1.5		1,2,3
输入迟滞 ^a	V_{HYS_T}	$V_{CM}=0$	20	100	20	100	V	1,2,3
输入电阻	R_{IN}	$-7V < V_{CM} < 7V$	4	20	4	20	k Ω	1,2,3
失效保护电压	V_{FSAF_E}	“+”“-”输入端开路, 输出=逻辑“1”	4.1	—	4.1	—	V	1,2,3
输入电容 ^b	C_{IN}	V_{DD} 开路, $f=1MHz$	—	12	—	12	pF	A4
输出电容 ^b	C_{OUT}	V_{DD} 开路, $f=1MHz$	—	12	—	12	pF	A4
功能测试	FT	—	10		—	—	Mb ps	A7,A 8a,A8 b
低到高传输延迟	t_{PLH}	$V_{DD}=4.5V$	6	40	6	40	ns	A9,1 0,11
高到低传输延迟	t_{PHL}							
高阻态到高的时间	t_{PZH}		3	18	3	18		
高阻态到低的时间	t_{PZL}							
高到高阻态的时间	t_{PHZ}		6	29	6	29		
低到高阻态的时间	t_{PLZ}							
上升和下降时间	$T_{THL},$ T_{TLH}	$V_{DD}=4.5V$	2	12	2	12		
注: 所有直流参数, 定义流入器件管脚的电流为正向, 流出管脚的电流为负。所有电压值均为对地电压。								
^a 设计保证, 电参数测试中不测试。								
^b 仅在初始鉴定、设计或工艺更改时进行。								